

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-247601

(43)公開日 平成10年(1998)9月14日

(51)Int.Cl.<sup>6</sup>

H 0 1 C 7/04  
1/14

識別記号

F I

H 0 1 C 7/04  
1/14

Z

審査請求 有 請求項の数 6 O L (全 10 頁)

(21)出願番号 特願平9-49256

(22)出願日 平成9年(1997)3月4日

(71)出願人 000006231

株式会社村田製作所

京都府長岡京市天神二丁目26番10号

(72)発明者 川瀬 政彦

京都府長岡京市天神二丁目26番10号 株式  
会社村田製作所内

(72)発明者 島田 実

京都府長岡京市天神二丁目26番10号 株式  
会社村田製作所内

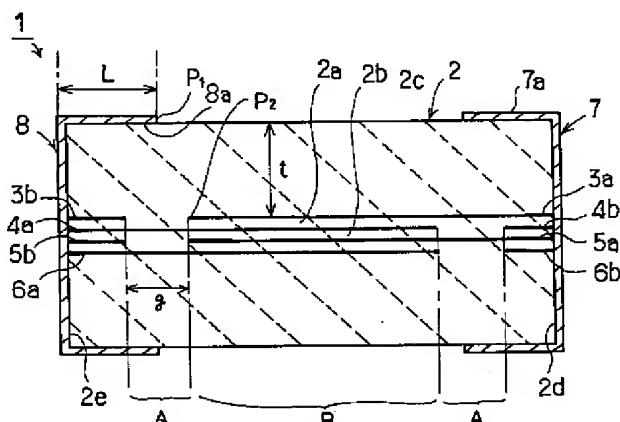
(74)代理人 弁理士 宮▼崎▲ 主税 (外1名)

(54)【発明の名称】 NTCサーミスタ素子

(57)【要約】

【課題】 低抵抗であり、かつ抵抗値のばらつきの少ないNTCサーミスタ素子を得る。

【解決手段】 少なくとも1つの内部電極が、ギャップを隔てて同一平面上において対向配置された第1、第2の対向電極3a、3bを有し、第1の対向電極3aの少なくとも一部がサーミスタ層を介して異なる高さ位置の反対電位に接続される内部電極の第1の対向電極4aに厚み方向に重なり合うように構成されているサーミスタ素子2を有し、サーミスタ素子2の両端面に外部電極7、8が形成されているNTCサーミスタ素子1。



## 【特許請求の範囲】

【請求項1】 NTCサーミスタ材料よりなるサーミスタ素体と、

前記サーミスタ素体内においてサーミスタ層を介して隔てられて積層された複数の内部電極と、

前記サーミスタ素体の外表面に形成された第1，第2の外部電極とを備えるNTCサーミスタ素子において、少なくとも1つの内部電極が、ギャップを隔てられて同一平面上で対向され、それぞれの一端が前記第1，第2の外部電極の各方に接続された第1，第2の対向電極を有し、

前記第1の対向電極の少なくとも一部が、サーミスタ層を介して隔てられた異なる高さ位置の反対電位に接続される第1の対向電極もしくは内部電極と厚み方向に重なるように位置されていることを特徴とする、NTCサーミスタ素子。

【請求項2】 前記第1，第2の対向電極からなる内部電極が、前記複数層の内部電極のうち最上層と最下層の一方または両方に配置されている、請求項1に記載のNTCサーミスタ素子。

【請求項3】 全ての内部電極がギャップを隔てられて同一平面上で対向された第1，第2の対向電極を有し、各第1の対向電極の少なくとも一部がサーミスタ層を隔てられて異なる高さ位置の反対電位に接続される第1の対向電極と厚み方向に重なり合うように位置されている、請求項1または2に記載のNTCサーミスタ素子。

【請求項4】 第1の外部電極がサーミスタ素子の第1の端面に、第2の外部電極がサーミスタ素子の第2の端面に形成されており、第1または第2の外部電極に接続された対向電極が、第2または第1の外部電極と厚み方向において重ならないように配置されている、請求項1～3の何れかに記載のNTCサーミスタ素子。

【請求項5】 前記第1，第2の対向電極を有する内部電極において、第1または第2の外部電極と、第2または第1の外部電極に接続された内部電極との距離が、該内部電極の第1，第2の対向電極間の前記ギャップの大きさよりも大きくなっている、請求項1～4の何れかに記載のNTCサーミスタ素子。

【請求項6】 第1の対向電極の幅が、サーミスタ素子を介して厚み方向に重なり合うように配置された他の内部電極の幅と異なられている、請求項1～5の何れかに記載のNTCサーミスタ素子。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、負の抵抗温度係数を有するNTCサーミスタ素子に関し、より詳細には、サーミスタ素体内に複数の内部電極を配置してなるNTCサーミスタ素子の改良に関する。

## 【0002】

【従来の技術】NTCサーミスタ素子は、雰囲気温度、

固体や液体等の温度を検出するため、あるいは温度による回路や部品特性の変化を補償するために幅広く用いられている。

【0003】従来、チップ型NTCサーミスタ素子として、電極を同一平面上において対向配置してなる対向型、並びに複数の内部電極をサーミスタ素体内において積層してなる積層型のものが知られている（特願平2-250050号、特願昭60-279913号など）。これらのNTCサーミスタ素子の構造を、図11～図13を参照して説明する。

【0004】図11は、対向型の従来のNTCサーミスタ素子を示す断面図である。NTCサーミスタ素子61は、例えば酸化ニッケルや酸化コバルトなどの遷移金属元素酸化物を複数種用いて得られた焼結体からなるサーミスタ素体62を有する。サーミスタ素体62内には、ある高さ位置に、内部電極として対向電極63，64が所定のギャップを隔てて対向配置されている。

【0005】サーミスタ素体62の一方端面には外部電極65が、他方端面には外部電極66が形成されている。外部電極65は対向電極63に、外部電極66は対向電極64に接続されている。このNTCサーミスタ素子61では、対向電極63，64間のギャップにより抵抗値が決定される。また、同一平面上に対向電極63，64を形成すればよいため、サーミスタ素体62を得る際に用いられるグリーンシート上において正確に対向電極63，64を形成すれば、抵抗値を高精度に制御することができる。

【0006】図12は、従来の対向型NTCサーミスタ素子の他の例を示す断面図である。NTCサーミスタ素子67では、サーミスタ素体62内に、複数の内部電極として、対向電極63，64に加えて、対向電極68a，68b～70a，70bが形成されている。すなわち、サーミスタ素体62内において4つの高さ位置において、それぞれ、対向電極63，64～70a，70bが形成されている。

【0007】図13は、従来の積層型NTCサーミスタ素子を示す断面図である。NTCサーミスタ素子71は、サーミスタ素体72内に、複数の内部電極73～75をサーミスタ層を介して重なり合うように配置した構造を有する。内部電極73，75はサーミスタ素体72の一方端面に形成された外部電極76に接続されている。内部電極74はサーミスタ素体72の他方端面に形成された外部電極77に接続されている。

【0008】NTCサーミスタ素子71では、内部電極73，75と内部電極74との間で抵抗値が決定され、従って小さな抵抗値を有するNTCサーミスタ素子71を提供することができる。

## 【0009】

【発明が解決しようとする課題】従来の対向型NTCサーミスタ素子61，67では、抵抗値を高精度にコント

ロールし得るもの、低抵抗化に限度があった。すなわち、対向電極63, 64間、あるいは対向電極63, 64~70a, 70b間の上記ギャップの幅を小さくすれば抵抗値を小さくし得るもの、ギャップの幅が小さくなると短絡が生じ易くなる。従って、低抵抗化に限度があり、抵抗値が小さなNTCサーミスタ素子を作製することが困難であった。

【0010】加えて、外部電極65, 66のサーミスタ素体62の両端面を結ぶ方向に延びる寸法が、外部電極65, 66間の抵抗値が対向電極63, 64~70a, 70bと並列抵抗となることより、得られる抵抗値に少なからず影響するという問題もあった。

【0011】他方、積層型NTCサーミスタ素子71では、内部電極73~75の積层数を増大させることにより低抵抗化を果たすことができるものの、製造に際してのグリーンシートの厚みばらつき及び内部電極73~75が形成されているグリーンシートの重ね合わせ精度などによって、抵抗値がばらつくという問題があった。従って、低抵抗のNTCサーミスタ素子を提供し得るもの、低抵抗化すればする程上記工程上の要因による抵抗値のばらつきが問題となっていた。本発明の目的は、抵抗値のばらつきが少なく、かつ低抵抗のNTCサーミスタ素子を提供することにある。

#### 【0012】

【課題を解決するための手段】請求項1に記載の発明は、NTCサーミスタ材料よりなるサーミスタ素体と、前記サーミスタ素体内においてサーミスタ層を介して隔てられて積層された複数の内部電極と、前記サーミスタ素体の外表面に形成された第1, 第2の外部電極とを備えるNTCサーミスタ素子において、少なくとも1つの内部電極が、ギャップを隔てられて同一平面上で対向され、それぞれの一端が前記第1, 第2の外部電極の各方に接続された第1, 第2の対向電極を有し、前記第1の対向電極の少なくとも一部が、サーミスタ層を介して隔てられた異なる高さ位置の反対電位に接続される第1の対向電極もしくは内部電極と厚み方向に重なるように位置されていることを特徴とする、NTCサーミスタ素子である。

【0013】請求項1に記載の発明では、好ましくは、請求項2に記載のように、第1, 第2の対向電極からなる内部電極が、複数層の内部電極のうち最上層と最下層の一方または両方に配置されている。

【0014】請求項1または2に記載の発明に係るNTCサーミスタ素子では、好ましくは、請求項3に記載のように、全ての内部電極がギャップを隔てられて同一平面上で対向された第1, 第2の対向電極を有し、各第1の対向電極の少なくとも一部がサーミスタ層を隔てられて異なる高さ位置の反対電位に接続される第1の対向電極と厚み方向に重なり合うように位置されている。

#### 【0015】

請求項4に記載の発明は、請求項1~3の何れかに記載の発明におけるNTCサーミスタ素子において、第1の外部電極がサーミスタ素子の第1の端面に、第2の外部電極がサーミスタ素子の第2の端面に形成されており、第1または第2の外部電極に接続された対向電極が、第2または第1の外部電極と厚み方向において重ならないように配置されていることを特徴とする。

【0016】また、請求項5に記載の発明に係るNTCサーミスタ素子は、請求項1~4の何れかに記載のNTCサーミスタ素子において、前記第1, 第2の対向電極を有する内部電極において、第1または第2の外部電極と、第2または第1の外部電極に接続された内部電極との距離が、該内部電極の第1, 第2の対向電極間の前記ギャップの大きさよりも大きくされていることを特徴とする。

【0017】請求項6に記載の発明に係るNTCサーミスタ素子は、請求項1~5の何れかに記載のNTCサーミスタ素子において、第1の対向電極の幅が、サーミスタ素子を介して厚み方向に重なり合うように配置された他の内部電極の幅と異ならされていることを特徴とする。

#### 【0018】

【発明の実施の形態】以下、図面を参照しつつ本発明の非限定的な実施例を説明することにより、本発明を明らかにする。

【0019】(第1の実施例) 図1は、本発明の第1の実施例に係るNTCサーミスタ素子の断面図である。NTCサーミスタ素子1は、直方体状のサーミスタ素体2を用いて構成されている。サーミスタ素体2は、例えば、ニッケル、コバルト、銅などの遷移金属元素の酸化物を複数種用いて構成された焼結体である。サーミスタ素体2は、後述の内部電極を上面に形成してなるセラミックグリーンシート及び内部電極が形成されていないセラミックグリーンシートを複数枚積層し、得られた積層体を焼成することにより得られる。

【0020】サーミスタ素体2内には、第1, 第2の対向電極を同一平面上において所定のギャップを隔てて対向配置してなる複数の内部電極が形成されている。すなわち、ある高さ位置に、第1の対向電極3aと、第2の対向電極3bとからなる内部電極が形成されており、その下方に、それぞれ、第1の対向電極4a, 第2の対向電極4b、第1の対向電極5a, 第2の対向電極5b及び第1の対向電極6a, 第2の対向電極6bからなる各内部電極が形成されている。

【0021】各内部電極においては、第1の対向電極3a, 4a, 5a, 6aと、第2の対向電極3b, 4b, 5b, 6bとが同一平面上においてギャップを隔てて対向配置されている。従って、ギャップ寸法g、すなわち第1, 第2の対向電極間の対向距離で決定される抵抗値は、セラミックグリーンシート上に、例えば第1, 第2

の対向電極3a, 3bを導電ペーストの印刷により形成すれば、高精度に保ち得る。

【0022】他方、第1の対向電極3aは、セラミック層2aを隔てて厚み方向に隣接する内部電極の第1の対向電極4aと重なり合っている。同様に、第1の対向電極4aは、下方の第1の対向電極5aにも重なり合っている。また、第1の対向電極5aは、その下方の第1の対向電極6aにも重なり合っている。

【0023】上記のように、第1の対向電極3a～6aが部分的にセラミック層2a, 2b, 2cを隔てて重なり合わされているため、図1の記号Bで示す部分においては、この対向電極3a～6aにおいて積層型サーミスタ素子と同様にして抵抗が取り出される。

【0024】よって、NTCサーミスタ素子1において、低抵抗化を図る場合、第1の対向電極3a～6aの積層数を増大させることにより、抵抗値を小さくすることができる。また、上記のようにAで示す対向型部分では、ギャップにより抵抗値が取り出されるが、このギャップ寸法gは高精度に制御し得るため、抵抗値のばらつきを低減し得る。

【0025】すなわち、従来の対向型NTCサーミスタ素子の構造と、積層型NTCサーミスタ素子の構造とを組み合わせることにより、抵抗値が小さく、かつ抵抗値のばらつきの小さなNTCサーミスタ素子1が提供され得る。

【0026】NTCサーミスタ素子1の製造に際しては、NTCサーミスタとして機能するサーミスタ材料よりなる複数枚のセラミックグリーンシートを用意する。これらのセラミックグリーンシートの一部を図2に斜視図で示す。

【0027】平面形状が矩形のセラミックグリーンシート9aの上面には、電極は印刷されていない。セラミックグリーンシート9b上には、第1の対向電極3a及び第2の対向電極3bを形成するために、該対向電極3a, 3bに応じて例えばAg-Pd粉末含有導電ペーストが印刷されている。同様に、セラミックグリーンシート9c, 9d上には、第1の対向電極4a, 5a及び第2の対向電極4b, 5bが印刷されている。なお、図2では図示していないが、図1に示した対向電極6a, 6bについても、同様のセラミックグリーンシート上に印刷される。

【0028】次に、図3に示すように、複数枚のセラミックグリーンシート9a, 9b, 9c, 9d……を積層し、一体焼成することによりサーミスタ素体2を得る。この場合、図2に示した内部電極の印刷されていないセラミックグリーンシート9aは、サーミスタ素体2の上方及び下方において適宜の枚数用いられる。

【0029】次に、図1のサーミスタ素体2の第1の端面2dを覆うように第1の外部電極7を、第2の端面2eを覆うように第2の外部電極8を形成する。外部電極

7, 8の形成は、例えば、Agのような導電性粉末含有導電ペーストを塗布し、焼き付けることにより行われる。この場合、第1, 第2の外部電極7, 8は、サーミスタ素体2の端面2d, 2eだけでなく、端面2d, 2eを結んでいる上面、下面及び両側面にも至るように形成される。図1では、外部電極7, 8の上面及び下面に至っている部分が図示されている。この上面及び下面並びに両側面に至っている部分を以下、外部電極の被り部7a, 8aとする。

10 【0030】第1の対向電極3a, 5a及び第2の対向電極4b, 6bが第1の外部電極7に接続されており、第1の対向電極4a, 6a及び第2の対向電極3b, 5bが第2の外部電極8に電気的に接続されている。

【0031】なお、図2では、第1の対向電極3a, 4a, 5aは、全て等しい幅を有するように構成されている。なお、ここで第1の対向電極の幅とは、サーミスタ素体2の両端面2d, 2eを結ぶ方向と直交する方向の第1の対向電極の寸法をいうものとする。

【0032】これに対して、より好ましくは、サーミスタ層を介して重なり合う第1の対向電極の幅を異ならせることにより、得られる抵抗値のばらつきをより一層低減することができる。すなわち、図4(a)及び(b)に示すように、第1の対向電極5aの幅を、第1の対向電極5aとサーミスタ層を介して重なり合う第1の対向電極6aの幅よりも広くした場合、幅方向における積層ずれに起因する抵抗値のばらつきを低減することができる。すなわち、積層や対向電極5a, 6aの印刷に際し、幅方向に印刷ずれや積層ずれが生じた場合であっても、第1の対向電極6aが第1の対向電極5aを下方に投影した領域内に位置する限り、第1の対向電極5a, 6a間の重なり面積が変動しないため、上記印刷ずれや積層ずれに起因する抵抗値のばらつきを防止することができる。

【0033】また、図5(a)に示すように、第1, 第2の対向電極3a, 3bの形成にあたり、セラミックグリーンシート9bの端縁に連なる部分において、セラミックグリーンシートの全幅に至る接続部3a<sub>1</sub>, 3b<sub>1</sub>を設けてよい。このように、接続部3a<sub>1</sub>, 3b<sub>1</sub>を設けることにより、第1, 第2の対向電極3a, 3bの外部電極7, 8との電気的接続の信頼性を高め得る。しかも、第1, 第2の対向電極3a, 3bの主要部分は、セラミックグリーンシート9bよりも幅が狭くされているため、耐湿性も高められる。

【0034】さらに、図5(b)に示すように、第1, 第2の対向電極3a, 3bが、先端側に互いに間挿し合う電極指3a<sub>2</sub>, 3b<sub>2</sub>を有するくし歯状としてもよい。このように第1, 第2の対向電極3a, 3bをくし歯状に対向させることにより、より一層低抵抗化を図り得る。

50 【0035】次に、具体的な実験例に基づき、第1の実

施例のNTCサーミスタ素子によれば、低抵抗化を図った場合でも抵抗値のばらつきを低減し得ることを示す。サーミスタ素体2を構成するために、Mn, Ni, Coの酸化物を主体とする複数枚のセラミックグリーンシートを用意し、その上面に第1, 第2の対向電極3a, 3b~6a, 6bをそれぞれ印刷してなるセラミックグリーンシートを作製した。第1, 第2の対向電極が印刷されたセラミックグリーンシート9a~9d(図3)を積層し、さらに対向電極を印刷していない適宜の枚数のセラミックグリーンシート9aを上下に積層した。

【0036】上記のようにして得られた積層体を焼成し、得られたサーミスタ素体に、Agよりなる電極を塗布し、焼き付けることにより外部電極7, 8を形成した。上記のようにして、第1の実施例のNTCサーミスタ素子を作製し、かつ第1, 第2の対向電極からなる内\*

\*部電極の積層数を種々異ならせ、第1の実施例に従ったNTCサーミスタ素子を種々作製した。また、このようにして得られたNTCサーミスタ素子の抵抗値及び抵抗ばらつきを評価した。結果を下記の表1に示す。

【0037】比較のために、上記実施例のNTCサーミスタ素子と同じ材料を用い、かつ同寸法の従来の対向型NTCサーミスタ素子67及び積層型NTCサーミスタ素子71を作製した。この従来の対向型NTCサーミスタ素子67及び積層型NTCサーミスタ素子71においても、内部電極の積層数を変化させ、種々の枚数の内部電極を有するものを作製し、かつ抵抗値及び抵抗ばらつきを評価した。結果を下記の表1に併せて示す。

【0038】

【表1】

第1の実施例			比 較 例					
積層数	抵抗値R [kΩ]	抵抗ばらつきR <sub>3CV</sub> [%]	対 向 型			積 層 型		
			積層数	抵抗値R [kΩ]	抵抗ばらつきR <sub>3CV</sub> [%]	積層数	抵抗値R [kΩ]	抵抗ばらつきR <sub>3CV</sub> [%]
2	1.30	6	1	5.8	7	2	1.59	25
3	0.62	5	3	3.6	6	3	0.78	18
4	0.41	4	5	2.5	5	4	0.50	15
6	0.25	3.6				5	0.32	15
9	0.15	3.4				10	0.16	15

【0039】表1から明らかなように、対向型NTCサーミスタ素子では、ギャップにより抵抗値が決定されるため、抵抗ばらつきR<sub>3CV</sub>を小さくし得る。これに対して、積層型NTCサーミスタ素子では、内部電極の積層ずれ、印刷ずれ及びマザーのセラミックグリーンシートからの切断ずれ等の種々の要因により、抵抗ばらつきR<sub>3CV</sub>が非常に大きいことがわかる。

【0040】また、表1から明らかなように、第1の実施例に従って作製されたNTCサーミスタ素子では、内部電極の積層数が同一であれば、対向型NTCサーミスタ素子に比べて抵抗値が非常に小さいNTCサーミスタ素子を提供し得ることがわかる。

【0041】なお、対向型NTCサーミスタ素子では、内部電極数を増大させることにより低抵抗化を図り得るもの、1 kΩ以下と抵抗値を低めるには、かなりの数の内部電極を積層しなければならず、従って厚み寸法が増大することがわかる。

【0042】また、第1の実施例に係るNTCサーミスタ素子において、第1, 第2の対向電極からなる内部電極の数を種々変化させて、抵抗値及び抵抗ばらつきR<sub>3CV</sub>を測定した。結果を図6, 図7に示す。

【0043】図6及び図7から明らかなように、内部電極の枚数を増大させることにより、本発明によれば抵抗※50

※値を著しく低下させ得ることがわかる。従って、用途に応じて、第1, 第2の対向電極を有する内部電極の数を30増減することにより、所望の抵抗値を有する、特に低抵抗のNTCサーミスタ素子を高精度に製造し得ることがわかる。

【0044】第1の実施例のNTCサーミスタ素子1では、第1, 第2の外部電極7, 8の被り部7a, 8aが、好ましくは、下方電位に接続される対向電極と厚み方向において重なり合わないように構成されており、それによって抵抗値のばらつきがより一層低減される。これを、図1及び図8を参照して、説明する。

【0045】NTCサーミスタ素子1において、第2の40外部電極8の被り部8aは、図1に示すように、他方電位に接続される第1の対向電極3aと厚み方向において重なり合わないように配置されている。この構造において、被り部8aの長さL、すなわち第2の外部電極8の端面2e上の外表面から被り部8aの先端P<sub>1</sub>までの距離、並びに被り部8aの先端と第1の対向電極3aとの水平方向距離を、下記の表2に示すように変化させ、抵抗値R、抵抗のばらつきR<sub>3CV</sub>及び抵抗変化率を評価した。なお抵抗変化率とは、上記重なり長さが-0.2mである場合を基準とした値である。

【0046】また、比較のために、図8に示すように、

被り部8aが第1の対向電極3aと厚み方向においてX = +0.1mmの長さで重なり合っているNTCサーミスタ素子11を作製し、同様に、抵抗値R、抵抗ばらつきR<sub>scv</sub>を測定し、かつ抵抗変化率を評価した。結果を\*

\*表2に併せて示す。

【0047】

【表2】

L [mm]	抵抗値R [kΩ]	抵抗 ばらつき R <sub>scv</sub> [%]	重なり長さX [mm]	抵抗変化率 ΔR [%]
0.2	0.410	5	-0.2↑重 な ら な い	—
0.3	0.410	5	-0.1	0
0.4	0.409	5.2	0↓重 な る	-0.02
0.5	0.403	7	+0.1↑重 な る	-1.8

【0048】表2から明らかなように、図8に示したNTCサーミスタ素子11では、外部電極8の被り部8aが、他方電位に接続される第1の対向電極3aと厚み方向において重なり合っているため、抵抗値が重なり合っていない場合に比べて大きく変化することがわかる。言い換えれば、外部電極8の被り部8aが他方電位に接続される対向電極3aと厚み方向において重なり合っている場合、該被り部8aの長さ寸法がばらつくと抵抗値が大きくばらつくことがわかる。

【0049】従って、好ましくは、上記のように、外部電極8の被り部8aを、他方電位に接続される対向電極3aと厚み方向において重なり合わないように配置することにより、抵抗値R及び抵抗ばらつきR<sub>scv</sub>をより一層低減し得ることがわかる。

【0050】また、第1の実施例のNTCサーミスタ素子1では、外部電極8の被り部8aの先端P<sub>1</sub>と、他方電位に接続される対向電極3aの先端P<sub>2</sub>との間の距離が、抵抗値のばらつきに影響することを見出した。好ましくは、本発明においては、上記P<sub>1</sub>、P<sub>2</sub>間の距離は、同一内部電極の第1の対向電極3aと第2の対向電極3bとの間のギャップの寸法gよりも大きくなされ、それによって抵抗ばらつきR<sub>scv</sub>の低減を果たすことができる。

【0051】第1の実施例のNTCサーミスタ素子1において、ギャップの寸法gを0.25mmとし、第2の外部電極8の被り部8aの長さLを0.3mm、第2の対向電極3bの長さ寸法を0.05mmとし、対向電極3aとサーミスタ素子2の上面との間のサーミスタ層の厚みt(図1参照)を下記の表3に示すように変化させることによりP<sub>1</sub>、P<sub>2</sub>間の距離を変化させて、抵抗値のばらつきを評価した。結果を下記の表3に示す。

【0052】

【表3】

\*

20

厚み t [mm]	P <sub>1</sub> とP <sub>2</sub> との 距離p [mm]	抵抗 ばらつき R <sub>scv</sub> [%]
0.8	0.28	4.0
0.75	0.255	4.2
0.70	0.230	5.8
0.65	0.205	8.1

【0053】表3から明らかなように、P<sub>1</sub>、P<sub>2</sub>間の距離が、ギャップの長さ寸法gよりも大きい場合、抵抗ばらつきR<sub>scv</sub>を小さくし得ることがわかる。

【0054】(第2の実施例)図9は、本発明の第2の実施例に係るNTCサーミスタ素子を示す断面図である。

【0055】NTCサーミスタ素子31では、直方体状のサーミスタ素子2内に、4層の内部電極が構成されている。もっとも、厚み方向中央に位置する内部電極32、33は、それぞれ、第1、第2の外部電極7、8に接続されている。すなわち、図1に示したNTCサーミスタ素子1の第1、第2の対向電極4a、4b、5a、5bに代えて、上記内部電極32、33が用いられている。その他の点については、NTCサーミスタ素子1と同様であるため、同一部分については、同一の参照番号を付することにより、第1の実施例の説明を援用することにより省略する。

【0056】NTCサーミスタ素子31のように、全ての内部電極が第1、第2の対向電極で形成される必要は必ずしもなく、第1、第2の対向電極で構成される内部電極以外に、従来の積層型NTCサーミスタ素子の場合と同様に交互に第1または第2の外部電極に接続された内部電極を適宜の枚数組み合わせてもよい。

【0057】この場合においても、対向型NTCサーミスタ素子と同様に、ギャップgにより抵抗値のばらつきを高精度に抑制することができ、かつ第1の対向電極と他の高さ位置の第1の対向電極もしくは内部電極とにより構成される部分、並びに上記積層型NTCサーミスタ

\*

50

## 11

部において積層数の増大により抵抗値の低減を図り得る。

【0058】従って、NTCサーミスタ素子31のように、第1、第2の対向電極と、積層型NTCサーミスタ素子の内部電極とを適宜組み合わせることができ、その組み合わせ方についても任意である。

【0059】もっとも、好ましくは、NTCサーミスタ素子31のように、厚み方向最外層に、第1、第2の対向電極3a、3b、6a、6bを配置することが望ましい。積層型NTCサーミスタ素子の内部電極と同様に構成されている内部電極32、33では、その先端と、他方電位に接続される外部電極8または7との間の距離により抵抗値のばらつきが生じるのに対し、対向型内部電極3a、3b、6a、6bでは、このような原因による抵抗値のばらつきが生じ難い。

【0060】(第3の実施例)図10は、本発明の第3の実施例に係るNTCサーミスタ素子を示す断面図である。NTCサーミスタ素子41は、サーミスタ素体2内に、2層の内部電極を配置した構成を有し、各内部電極が、それぞれ第1、第2の対向電極を有する。すなわち、上方に第1の対向電極42a、第2の対向電極42bが形成されており、下方に第1の対向電極43aと第2の対向電極43bとが形成されている。また、第1の外部電極7に対向電極42a、43bが、第2の外部電極8に対向電極42b、43aが接続されている。従って、第1の実施例のNTCサーミスタ素子と同様に、抵抗ばらつきの低減を果たし得るだけでなく、第1の対向電極42aと第1の対向電極43aとがサーミスタ層を介して重なり合っているため、低抵抗化も果たし得る。すなわち、NTCサーミスタ素子41は、本発明のNTCサーミスタ素子の最も簡略化された例に相当するものである。

## 【0061】

【発明の効果】請求項1に記載の発明によれば、少なくとも1つの内部電極がギャップを隔てて同一平面内で対向された第1、第2の対向電極を有し、第1の対向電極の少なくとも一部が、サーミスタ層を介して隔てられた異なる高さ位置の反対電位に接続される内部電極と厚み方向に重なり合うように配置されているため、従来の対向型NTCサーミスタ素子と同様に抵抗値のばらつきを低減し得るだけでなく、上記第1の対向電極と他の内部電極との重なりにより、従来の積層型NTCサーミスタ素子と同様に抵抗値の低減を図り得る。

【0062】従って、高精度に低抵抗のNTCサーミスタ素子を提供することが可能となり、かつ電極構造により抵抗値及びそのばらつきの低減を図ることが可能とされているため、同一のB定数のサーミスタ材料を用いて広い範囲の抵抗値を得ることができる。言い換えれば、同一の抵抗値用のNTCサーミスタ材料を用いて、種々の抵抗値のNTCサーミスタ素子を供給することができ

## 12

るので、ユーザー側における回路設計上の自由度を効果的に高め得る。

【0063】請求項2に記載の発明によれば、第1、第2の対向電極からなる内部電極が、複数層の内部電極のうち最上層と最下層の一方または両方に配置されているので、他方電位に接続される外部電極との間の距離による抵抗値のばらつきが生じ難い。

【0064】請求項3に記載の発明によれば、全ての内部電極が、上記第1、第2の対向電極を有するように構成されているので、抵抗値のばらつきをより一層低減することが可能となる。

【0065】請求項4に記載の発明によれば、第1または第2の外部電極に接続された対向電極が、第2または第1の外部電極と厚み方向において重ならないように配置されているので、これらの間の距離による抵抗値のばらつきを低減することができ、より一層抵抗値のばらつきを低減することができる。

【0066】請求項5に記載の発明によれば、第1または第2の外部電極と、第2または第1の外部電極に接続された内部電極との間の距離が、該内部電極の第1、第2の対向電極間のギャップの大きさよりも大きくされているので、さらに抵抗値のばらつきを低減することができる。

【0067】請求項6に記載の発明では、第1の対向電極の幅がサーミスタ層を介して隔てられた内部電極の幅と異ならされているため、製造工程における幅方向の積層ずれや電極の印刷ずれに起因する抵抗値のばらつきを効果的に低減することができる。

## 【図面の簡単な説明】

30 【図1】本発明の第1の実施例に係るNTCサーミスタ素子を示す断面図。

【図2】第1の実施例のNTCサーミスタ素子の製造工程において用いられるセラミックグリーンシート及び電極形状を示す分解斜視図。

【図3】第1の実施例のNTCサーミスタ素子の製造工程において複数枚のセラミックグリーンシートを積層する工程を説明するための略図的斜視図。

【図4】(a)及び(b)は、対向電極の幅を異ならせた構造を説明するための各平面図。

40 【図5】(a)及び(b)は、対向電極の平面形状の変形例を説明するための各斜視図。

【図6】第1の実施例のNTCサーミスタ素子において、内部電極の積層数と抵抗値との関係を示す図。

【図7】第1の実施例のNTCサーミスタ素子において、内部電極の積層数と抵抗値のばらつき $R_{3CV}$ との関係を示す図。

【図8】外部電極被り部が対向電極と厚み方向において重なり合っている比較のために用意した構造を説明するための断面図。

50 【図9】本発明の第2の実施例に係るNTCサーミスタ

13

素子を示す断面図。

【図10】本発明の第3の実施例に係るNTCサーミスタ素子を示す断面図。

【図11】従来の対向型NTCサーミスタ素子の一例を示す断面図。

【図12】従来の対向型NTCサーミスタ素子の他の例を示す断面図。

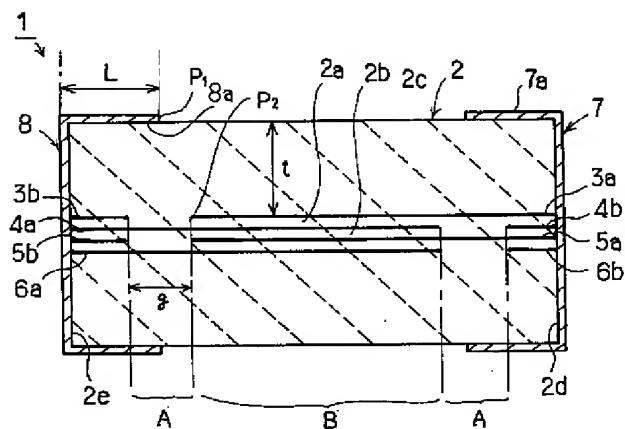
【図13】従来の積層型NTCサーミスタ素子を示す断面図。

## 【符号の説明】

1…NTCサーミスタ素子

2…サーミスタ素体

【図1】



2a～2c…サーミスタ層

2d, 2e…端面

3a, 4a, 5a, 6a…第1の対向電極

3b, 4b, 5b, 6b…第2の対向電極

7, 8…第1, 第2の外部電極

7a, 8a…外部電極の被り部

31…NTCサーミスタ素子

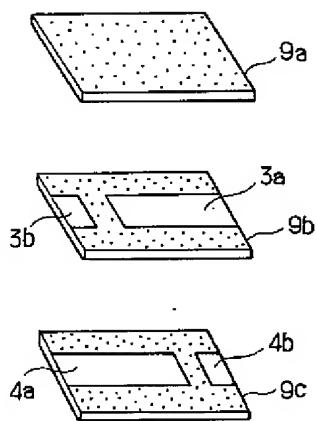
32, 33…内部電極

41…NTCサーミスタ素子

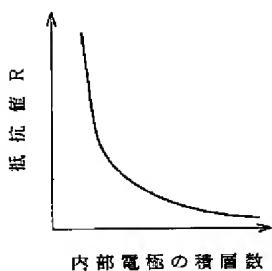
10 42a, 43a…第1の対向電極

42b, 43b…第2の対向電極

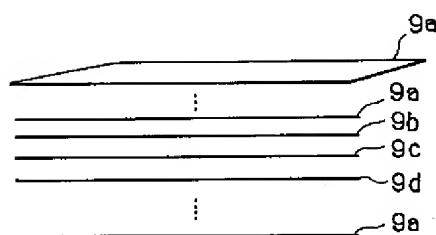
【図2】



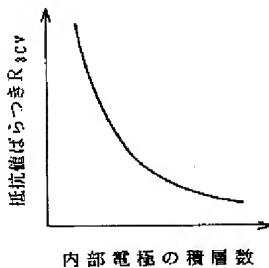
【図6】



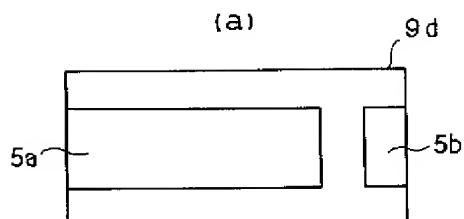
【図3】



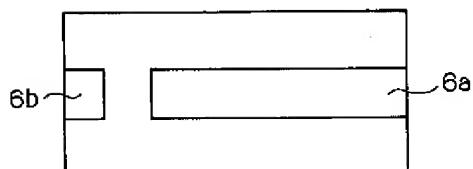
【図7】



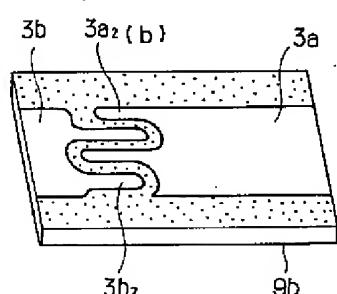
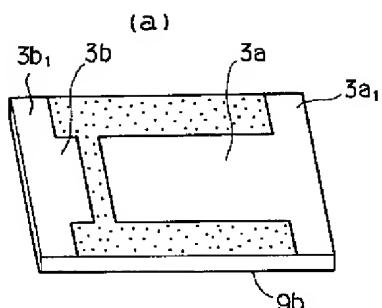
【図4】



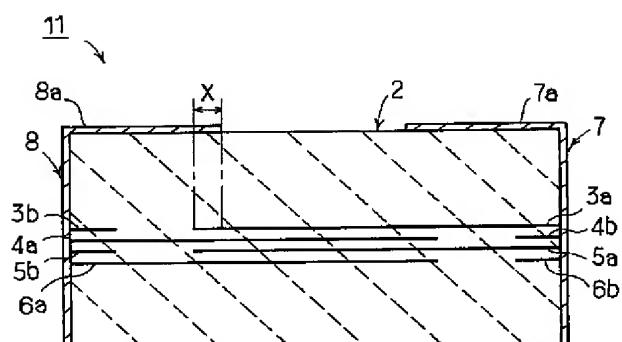
(b)



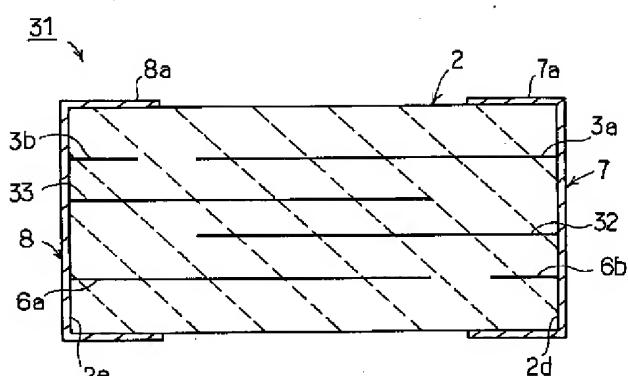
【図5】



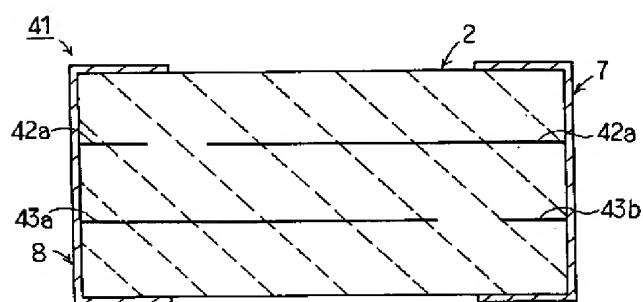
【図8】



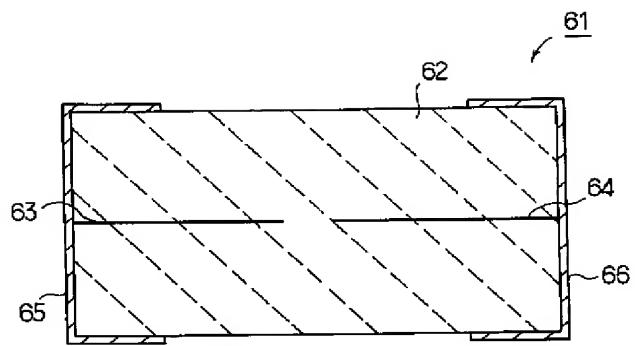
【図9】



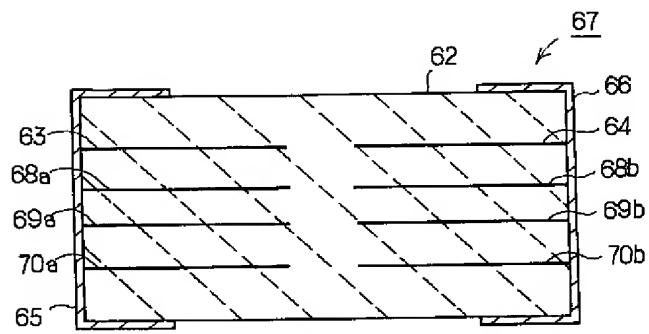
【図10】



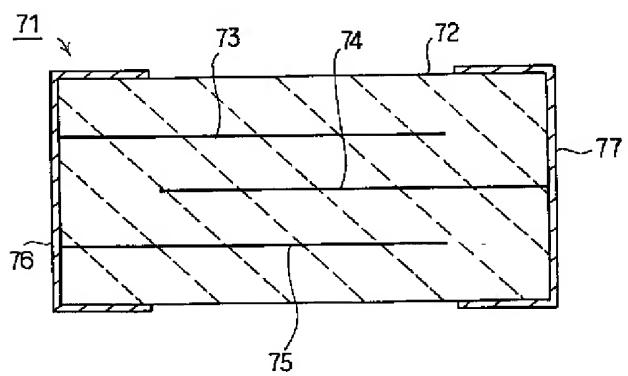
【図11】



【図12】



【図13】



**PAT-NO:** JP410247601A  
**DOCUMENT-IDENTIFIER:** JP 10247601 A  
**TITLE:** NTC THERMISTOR ELEMENT  
**PUBN-DATE:** September 14, 1998

**INVENTOR-INFORMATION:**

<b>NAME</b>	<b>COUNTRY</b>
KAWASE, MASAHIKO	
SHIMADA, MINORU	

**ASSIGNEE-INFORMATION:**

<b>NAME</b>	<b>COUNTRY</b>
MURATA MFG CO LTD	N/A

**APPL-NO:** JP09049256

**APPL-DATE:** March 4, 1997

**INT-CL (IPC):** H01C007/04 , H01C001/14

**ABSTRACT:**

**PROBLEM TO BE SOLVED:** To lessen an irregularity in the resistance value of an NTC thermistor element and to make low the resistance of the thermistor element by method wherein first counter electrodes are arranged in such a way that at least each one part of the first opposed electrodes is superposed on internal electrodes, which are separated from each other via each thermistor layer and are respectively connected with potentials reverse to each other at positions of different heights, in the thickness direction.

**SOLUTION:** An internal electrode consisting of first and second opposed

electrodes 3a and 3b is formed at a position of a certain height and internal electrodes, which respectively consist of a first and second counter electrodes 4a and 4b, first and second counter electrodes 5a and 5b and first and second counter electrodes 6a and 7b, are formed under the lower part of the internal electrode consisting of the electrodes 3a and 3b. In the internal electrodes, the first counter electrodes 3a to 6a and the second counter electrodes 3b to 6b are arranged opposing to each other with each gap between them on the same plane. The electrode 3a is superposed on the electrode 4a of the internal electrode adjacent to the thickness direction with a ceramic layer 2a between them. The electrode 4a is superposed on the electrode 5a with a ceramic layer 2b between them. The electrode 5a is superposed on the electrode 6a with a ceramic layer 2c between them.

COPYRIGHT: (C)1998,JPO